

MOTOROLA SEMICONDUCTOR PRODUCT INFORMATION

Product Brief

Integrated Processor With DMA

MC68340 является высокопроизводительным 32-битным интегрированным процессором с прямым доступом к памяти (DMA), объединяющим улучшенный процессор, совместимый с M68000, 32-битный DMA и другие периферийные подсистемы на одном интегрированном кристалле.

MC68340 CPU32 обеспечивает производительность 32-битного CISC процессора от более дешевой 16-битной системы памяти. Сочетание периферийных устройств, предлагаемых в MC68340, можно найти в разнообразных системах на основе микропроцессоров, включая встроенное управление и общие вычисления.

Системы, требующие очень высокоскоростной передачи блоков данных, особенно могут извлечь выгоду из DMA MC68340. Высокий уровень функциональной интеграции MC68340 приводит к значительному сокращению количества компонентов, потребления энергии, занимаемого пространства на плате и стоимости, при этом обеспечивая гораздо более высокую надежность системы и более короткое время разработки.

3.3-B MC68340V особенно привлекателен для приложений, требующих очень строгого бюджета по мощности. Полная совместимость кода с MC68000 предоставляет разработчику доступ к широкому спектру устоявшихся реальных ядер, операционных систем, языков, приложений и инструментов разработки — многие из которых ориентированы на встроенное управление.

Рисунок 1 показывает блочную схему MC68340.

CPU32 CORE

ДВУХКАНАЛЬНЫЙ СЕРИЙНЫЙ ВВОД/ВЫВОД

ДВУХКАНАЛЬНЫЙ DMA КОНТРОЛЛЕР

ВНЕШНИЙ ШИННЫЙ ИНТЕРФЕЙС

ЧАСОВАЯ СИСТЕМА

МОДУЛЬ ИНТЕГРАЦИИ СИСТЕМЫ

АРБИТРАЖ ШИНЫ

МОДУЛЬ ТАЙМЕРА

МОДУЛЬ ТАЙМЕРА

Рисунок 1. Упрощенная блочная схема MC68340

Закажите этот документ по MC68340/D MC68340 MC68340V

Этот документ содержит информацию о продукте, находящемся в разработке. Motorola оставляет за собой право изменять или прекращать производство этого продукта без предварительного уведомления.

© MOTOROLA INC., 1992 Rev 3

Также заменяет BR752/D.

2 MC68340 ИНФОРМАЦИЯ О ПРОДУКТЕ MOTOROLA

Основные характеристики MC68340 следующие:

- Высокая функциональная интеграция на одном куске кремния
- CPU32 — 32-битный центральный процессор, основанный на MC68020— Совместимость с объектным кодом MC68000 и MC68010— Дополнительные 32-битные инструкции и режимы адресации MC68020— Уникальные встроенные управляющие инструкции— Быстрые регистровые инструкции с двумя тактами — 10,045 Dhrystones/сек
- Двухканальный контроллер DMA с низкой задержкой для высокоскоростных передач памяти— Передачи с одним или двумя адресами— 32-битные адреса и счетчики— Передачи данных 8-, 16- и 32-бит— Поддерживаемые передачи 50 Мбайт/сек (12.5 Мбайт/сек память-к-памяти)
- Двухканальный универсальный синхронный/асинхронный приемопередатчик (USART)— Генераторы скорости передачи— Управление модемом— Совместимость с MC68681/MC2681— Максимальная скорость передачи 9.8 Мбит/сек
- Два независимых счетчика/таймера— 16-битный счетчик— До 8-битного предделителя— Многофункциональный режим— Разрешение 80 нс
- Модуль интеграции системы включает многие функции, которые обычно отводятся внешним PAL, TTL и ASIC, такие как:— Конфигурация системы— Интерфейс внешней шины— Защита системы— Таймер периодических прерываний— Генерация выбора чипа и состояния ожидания— Ответ на прерывание— Генерация тактового сигнала— Арбитраж шины— Динамическое изменение размера шины— IEEE 1149.1 Boundary Scan (JTAG)— До 16 дискретных линий ввода/вывода— Сброс при включении питания
- 32 адресные линии, 16 линий данных
- Управление потреблением энергии— Статическая HCMOS-технология снижает потребление энергии в нормальном режиме— Низковольтная работа при 3.3 В $\pm$ 0.3 В (только MC68340V)— Программируемый генератор тактового сигнала ограничивает частоту— Неиспользуемые периферийные устройства могут быть отключены— LPSTOP обеспечивает состояние простоя для минимального тока в режиме ожидания
- Работа на частотах 0–16.78 МГц или 0–25.16 МГц
- 144-контактный керамический плоский корпус (CQFP) или 145-контактный пластиковый массив с выводами (PGA)

Как низковольтная часть, MC68340V может работать с источником питания 3.3 В. MC68340 используется в этом документе для обозначения как низковольтных, так и стандартных 5-В частей, так как обе являются функционально эквивалентными.

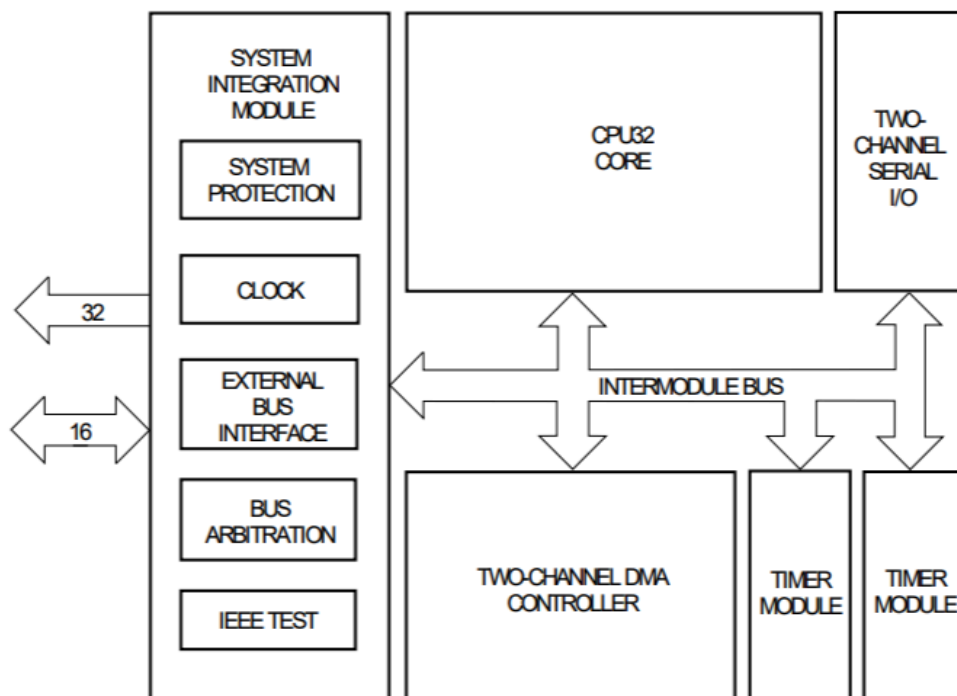


Figure 1. MC68340 Simplified Block Diagram

MOTOROLA MC68340 PRODUCT INFORMATION

3

M68300 FAMILY

MC68340 является одним из компонентов в семействе M68300 компании Motorola. Другие члены семьи включают MC68302, MC68330, MC68331, MC68332 и MC68F333.

ORGANIZATION

Семейство интегрированных процессоров и контроллеров M68300 построено на ядре процессора M68000, встроенной шине и наборе интеллектуальных периферийных устройств, подходящих для набора приложений. CPU32 — это мощный центральный процессор с производительностью, близкой к MC68020. Модуль интеграции системы включает внешний интерфейс шины и многие из меньших схем, которые обычно окружают микропроцессор для декодирования адресов, вставки ожидания, приоритизации прерываний, генерации тактовых импульсов, арбитража, тайминга сторожевого таймера и тайминга сброса при включении питания. Каждый член семейства M68300 отличается своим выбором периферийных устройств. Периферийные устройства выбираются для решения конкретных задач, но часто полезны в самых различных приложениях. Периферийные устройства могут быть высокоразвитыми таймерами или протокольными движками, которые имеют свои собственные процессоры, или они могут быть более традиционными периферийными функциями, такими как UART и таймеры. Поскольку каждая основная функция разработана в виде отдельного модуля, каждый модуль может встречаться во многих различных частях семейства M68300.

Программное обеспечение драйвера, написанное для модуля на одной части M68300, может быть использовано для работы с тем же модулем, который появляется на другой части.

ADVANTAGES

Включив так много основных функций в один чип семейства M68300, проектировщик системы может добиться значительной экономии времени разработки, потребления энергии, затрат, пространства на плате, количества выводов и программирования. Эквивалентная функциональность может легко требовать 20 отдельных компонентов. Каждый компонент может иметь от 16 до 64 выводов, в сумме более 350 соединений. Большинство из этих соединений требуют соединений или являются дублированием. Каждое соединение является кандидатом на плохой пайочный шов или неправильно проложенный след. Каждый компонент — это еще одна деталь, которую нужно квалифицировать, покупать, хранить и обслуживать. Каждый компонент требует долю печатной платы. Каждый компонент потребляет энергию — часто для приведения в действие больших буферов, чтобы передать сигнал на другой чип. Совокупное потребление энергии всех компонентов должно быть доступно от источника питания. Сигналы между ЦП и периферийным устройством могут быть несовместимыми или работать от разных тактов, требуя временных задержек или других специальных проектных соображений. В компоненте семейства M68300 основные функции и логика соединения все правильно соединены внутри, синхронизированы с одним и тем же тактом, полностью протестированы и единообразно задокументированы. Потребление энергии остается значительно ниже ватта, а специальный режим ожидания снижает ток до менее чем миллиампер в период простоя. Только основные сигналы выведены на выводы. Основной корпус — это корпус с поверхностным монтажом в виде квадратного плоского пакета для минимально возможного отпечатка; также доступны массивы выводов.

MC68340 SIGNALS

Рисунок 2 показывает компоненты и сигналы.

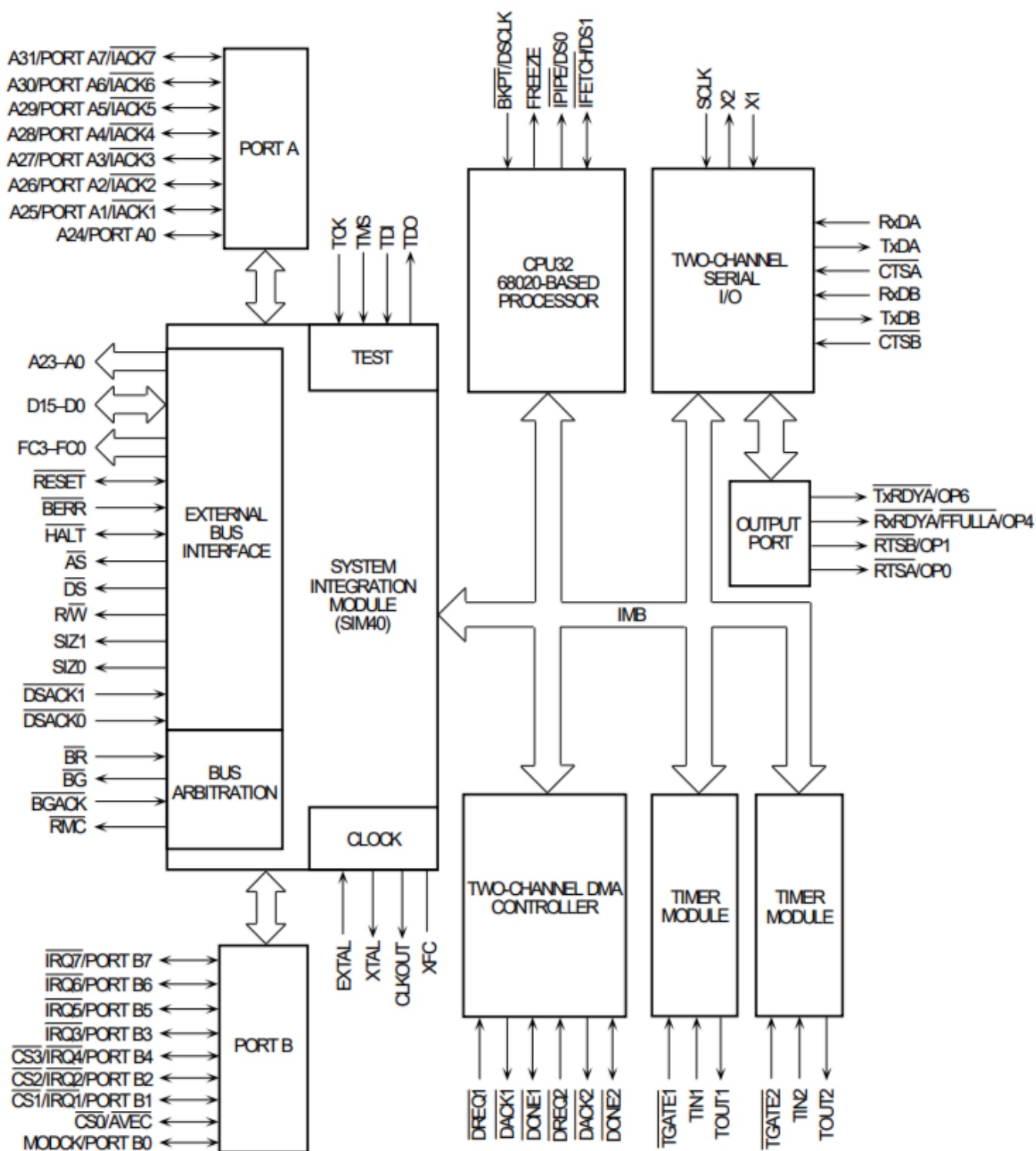


Figure 2. MC68340 Detailed Block Diagram

CPU32 — это мощный центральный процессор, который контролирует функции системы, принимает решения, манипулирует данными и управляет вводом/выводом. Специальный режим отладки упрощает эмуляцию процессора во время отладки системы.

ЦПУ32 — это процессор семейства M68000, специально разработанный для использования в качестве 32-битного ядра процессора и для работы по межмодульной шине (IMB). Дизайнеры использовали MC68020 в качестве модели и включили достижения более поздних процессоров семейства M68000, что привело к производительности выполнения инструкций 4 MIPS (эквивалент

VAX) на 25,16 МГц. Мощная и гибкая архитектура M68000 является основой ЦПУ32. Программы пользователей MC68000 (включая MC68HC000 и MC68EC000) будут работать без модификаций на ЦПУ32. Программист может использовать любой из восьми 32-битных регистров данных для быстрой манипуляции данными и любой из восьми 32-битных регистров адресов для индексирования данных в памяти. ЦПУ32 может работать с типами данных одиночных битов, двоично-кодированных десятичных (BCD) цифр и 8, 16 и 32 бит. Периферийные устройства и данные в памяти могут находиться в любом месте в 4-гигабайтном линейном адресном пространстве. Режим работы с привилегиями защищает ресурсы системного уровня от более ограниченного пользовательского режима, позволяя развивать истинную виртуальную среду. Поддерживаются гибкие инструкции для перемещения данных, арифметических функций, логических операций, сдвигов и вращений, установки и очистки битов, условных и безусловных переходов в программе, а также общего управления системой, включая быстрое умножение 32×32 и 32-битные условные переходы. Инструкции, такие как поиск в таблице и интерполяция, а также остановка с низким потреблением энергии, поддерживают специфические требования встроенных управляющих приложений. Многие режимы адресации дополняют эти инструкции, включая предубавление и постувеличение, которые позволяют просто поддерживать стек и очередь, а также масштабированное индексирование для эффективного доступа к таблицам. Типы данных и режимы адресации поддерживаются ортогонально всеми операциями с данными и со всеми соответствующими режимами адресации. Код, независимый от позиции, легко пишется. ЦПУ32 специально оптимизирован для работы с 16-битной шиной данных MC68340. Большинство инструкций выполняются за половину количества тактов по сравнению с оригинальным MC68000, что дает общую производительность в 1,6 раза выше производительности того же по скорости MC68000 и составляет 10,045 Dhrystones/сек @ 25,16 МГц (6,742 Dhrystones/сек @ 16,78 МГц). Как и все процессоры семейства M68000, ЦПУ32 распознает прерывания семи различных уровней приоритета и позволяет периферийному устройству перенаправить процессор к желаемой служебной процедуре. Внутренние исключения ловушек обеспечивают правильное выполнение инструкций с хорошими адресами и данными, позволяют вмешательство операционной системы в особых ситуациях и разрешают трассировку инструкций. Аппаратные сигналы могут либо завершить, либо повторно запустить неправильные обращения к памяти до того, как инструкции обработают данные неправильно. ЦПУ32 предлагает программисту полную производительность обработки данных на 32 бита с полной совместимостью M68000, но с более компактным кодом, чем доступно с процессорами RISC. ЦПУ32 идентичен во всех продуктах семейства M68300 на базе ЦПУ32.

РЕЖИМ ОТЛАДКИ ФОНА

Специальный режим работы доступен в ЦПУ32, в котором нормальное выполнение инструкций приостанавливается, пока специальный встроенный микрокод выполняет функции отладчика. Команды принимаются через выделенный, высокоскоростной, полный дуплексный последовательный интерфейс. Команды позволяют вручную читать или записывать регистры ЦПУ32, читать или записывать внешние адреса памяти и перенаправлять на код патча, указанный пользователем. Этот режим отладки фона позволяет создать гораздо более простую среду эмуляции, оставляя чип процессора в целевой системе, выполняя свои собственные операции отладки.

6 MC68340 ИНФОРМАЦИЯ О ПРОДУКТЕ MOTOROLA ВНУТРИЧИСТОЧНЫЕ ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА Для улучшения общей пропускной способности системы и снижения количества компонентов, размера платы и стоимости реализации системы, семейство M68300 интегрирует на кристалле интеллектуальные периферийные модули и типичную связующую логику. Эти функции на MC68340 включают SIM40, контроллер DMA, последовательный модуль и два таймера. Процессор взаимодействует с этими модулями через внутреннюю межмодульную шину (IMB). Эта основа чипа аналогична традиционным внешним шинам с адресными, данными, тактовыми, прерывающими,

арбитражными и сигналами рукопожатия. Поскольку мастера шины (такие как CPU32 и DMA), периферийные устройства и SIM40 находятся на чипе, IMB обеспечивает полную синхронизацию связи между этими модулями и возможность обработки арбитража и прерываний параллельно с передачей данных, что значительно улучшает производительность системы. Внутренние доступы через IMB могут быть отслежены снаружи чипа, если это необходимо. Каждый модуль работает независимо. Прямые соединения между периферийными модулями внутри чипа не устанавливаются; однако внешние соединения могут, например, связывать последовательный выход с линией управления DMA. Модули и их регистры доступны в карте памяти CPU32 (и DMA) для легкого доступа с помощью общих инструкций M68000 и могут быть перемещены. Каждому модулю может быть назначен свой уровень прерывания, вектор ответа и приоритет арбитража. Поскольку каждый модуль является самостоятельным дизайном и соответствует спецификациям интерфейса IMB, модули могут появляться в других продуктах семейства M68300, сохраняя инвестиции в программные драйверы для модуля. МОДУЛЬ ИНТЕГРАЦИИ СИСТЕМЫ MC68340 SIM40 обеспечивает внешний интерфейс шины как для CPU32, так и для DMA. Он также устраняет большую часть связующей логики, которая обычно поддерживает микропроцессор и его интерфейс с периферийной и памятью. SIM40 предоставляет программируемые схемы для выполнения декодирования адресов и выбора чипов, вставки ожидания, обработки прерываний, генерации тактовых сигналов, арбитража шины, тайминга сторожевого таймера, дискретного ввода/вывода и тайминга сброса при включении питания. Также предоставляется возможность тестирования с помощью сканирования границ. Внешний интерфейс шины Внешний интерфейс шины (EBI) обрабатывает передачу информации между внутренним контроллером CPU32 или DMA и памятью, периферийными устройствами или другими элементами обработки во внешнем адресном пространстве. Основанный на шине MC68030, внешний интерфейс шины предоставляет до 32 адресных линий и 16 линий данных. Расширения адреса идентифицируют каждый цикл шины как инициированный CPU32 или DMA, уровень привилегий супервайзера или пользователя, а также доступ к инструкциям или данным. Данные шины позволяют динамическое изменение размера для 8- или 16-битных доступов к шине (плюс 32 бита для DMA). Синхронные передачи для CPU32 или DMA могут осуществляться всего за два тактовых цикла. Асинхронные передачи позволяют системе памяти сигнализировать CPU32 или DMA, когда передача завершена, и отмечать количество бит в передаче. Внешний мастер может арбитражить за шину, используя интерфейс рукопожатия из трех линий. Конфигурация системы и защита Семейство процессоров M68000 разработано с концепцией обеспечения максимальной защиты системы. Конфигурация системы и различные мониторы и таймеры предусмотрены в MC68340. Цепи сброса при включении питания являются частью SIM40. Монитор шины обеспечивает, чтобы система не зависала, когда нет ответа на доступ к памяти. Монитор ошибок шины может сбросить процессор, когда происходит катастрофический сбой шины. Ложные прерывания обнаруживаются и обрабатываются соответствующим образом. Программируемый сторожевой таймер может вывести процессор из бесконечного цикла. Прерывание может быть отправлено в CPU32 с программируемой регулярностью для обновления DRAM, часов реального времени, переключения задач и т.д.

7

Частотный синтезатор

Частотный синтезатор генерирует тактовые сигналы, используемые всеми внутренними операциями, а также выходной тактовый сигнал, используемый внешними устройствами. Частотный синтезатор может работать с недорогим кварцевым кристаллом на 32768 Гц или внешним генератором для справки, используя внутреннюю фазовую автоподстройку и напряжение-контролируемый генератор. В любое время программное обеспечение может выбирать тактовые частоты от 131 кГц до 16,78 МГц или 25,16 МГц, предпочитая либо низкое потребление энергии, либо высокую производительность. В качестве альтернативы внешний тактовый сигнал может напрямую управлять тактовым сигналом на

рабочей частоте. С его полностью статическим HCMOS-дизайном возможно полностью остановить системные часы, не теряя содержимое внутренних регистров.

Выбор чипа и генерация состояния ожидания

Четыре программируемых выбора чипов обеспечивают сигналы для включения внешней памяти и периферийных цепей, предоставляя все сигналы рукопожатия и временные сигналы с временем доступа до 175 нс при системных часах 25 МГц (265 нс при 16,78 МГц). Каждый сигнал выбора чипа имеет связанную базовую адрес и маску адреса, которые определяют адресные характеристики этого выбора чипа. Адресное пространство и защита записи могут быть выбраны для каждого. Размер блока может быть выбран от 256 байт до 4 Гбайт с шагом 2^n . Доступы могут быть предварительно выбраны для передачи 8 или 16 бит. Быстрая синхронная терминология или до трех состояний ожидания могут быть запрограммированы, независимо от того, используются ли сигналы выбора чипа. Внешние рукопожатия также могут сигнализировать о завершении передачи по шине. Система может загрузиться из сброса из памяти шириной 8 бит, если это необходимо.

Обработка прерываний

Предоставлено семь входных сигналов для триггера внешнего прерывания, по одному для каждого из семи поддерживаемых уровней приоритета. Семь отдельных выходов могут указывать уровень приоритета обрабатываемого прерывания. Вход может направить процессор к стандартной служебной процедуре, если это необходимо. Прерывания на каждом уровне приоритета могут быть запрограммированы для перехода к стандартной служебной процедуре. Для максимальной гибкости прерывания могут быть векторизованы к правильной служебной процедуре устройством, вызывающим прерывание.

Дискретные выводы/входы

Когда не используются для других функций, 16 выводов могут быть запрограммированы как дискретные входные или выходные линии. Кроме того, в других периферийных модулях выводы для иначе неиспользуемых функций могут часто использоваться для общего ввода/вывода.

Тест IEEE 1149.1

Для помощи в диагностике системы MC68340 включает в себя специализированную тестовую логику, доступную пользователю, которая полностью соответствует стандарту IEEE 1149.1 для тестируемости по границам, часто называемому JTAG (Группа совместных тестовых действий).

МОДУЛЬ ПРЯМОГО ДОСТУПА К ПАМЯТИ

Наиболее отличительной характеристикой MC68340 является высокоскоростной 32-битный контроллер DMA, используемый для быстрого перемещения больших блоков данных между внутренними периферийными устройствами, внешними периферийными устройствами или памятью без вмешательства процессора. Модуль DMA состоит из двух независимых программируемых каналов. Каждый канал имеет отдельные сигналы запроса, подтверждения и завершения. Каждый канал может работать в режиме одного адреса (flyby) или двойного адреса. В режиме одного адреса предоставляется только один (источник или назначение) адрес, и периферийное устройство, такое как контроллер последовательной связи, получает или поставляет данные. Внешний запрос должен инициировать передачу с одним адресом. В этом режиме каждый канал поддерживает 32 бита адреса и 8, 16 или 32 бита данных.

8 MC68340 ИНФОРМАЦИЯ О ПРОДУКТЕ MOTOROLA

В режиме двойного адреса два передачи по шине происходят, одна от устройства-источника и другая к устройству-назначению. Двойные адресные передачи могут быть начаты как внутренним, так и внешним запросом. В этом режиме каждый канал поддерживает 32 бита адреса и 8 или 16 бит данных (32 бита требуют внешней логики). Размер порта источника и назначения может быть выбран независимо; когда они различны, данные будут упакованы или распакованы. Интерфейс диска на 8 бит может быть прочитан дважды, прежде чем конкатенированный 16-битный результат будет передан в память. Байтовые, словесные и длинные словесные подсчеты до 32 бит могут быть переданы. Все адреса и счетчики передачи составляют 32 бита. Адреса увеличиваются или остаются постоянными, как запрограммировано. Каналы DMA поддерживают два режима внешнего запроса: пакетная передача и кража цикла. Внутренние запросы могут быть запрограммированы на использование 25, 50, 75 или 100 процентов пропускной способности шины данных. Прерывания могут быть запрограммированы для отсрочки завершения DMA. Модуль DMA может поддерживать скорость передачи 12,5 Мбайт/с в режиме двойного адреса и почти 50 Мбайт/с в режиме одиночного адреса при 25,16 МГц (8,4 и 33,3 Мбайт/с при 16,78 МГц соответственно). Контроллер DMA арбитражирует с CPU32 за шину параллельно с существующими циклами шины и полностью синхронизирован с CPU32, устраняя все задержки, обычно связанные с арбитражем шины, позволяя циклам шины DMA бесшовно соединяться с циклами шины CPU.

СЕРИЙНЫЙ МОДУЛЬ

Большинство цифровых систем используют последовательный ввод/вывод для связи с хост-компьютерами, терминалами операторов или удаленными устройствами. MC68340 содержит двухканальный, полный дуплекс USART. Генератор скорости передачи на кристалле обеспечивает стандартные скорости передачи до 76,8к бод независимо для приемника и передатчика каждого канала. Модуль функционально эквивалентен MC68681/MC2681 DUART. Каждый канал связи полностью независим. Форматы данных могут быть 5, 6, 7 или 8 бит с четным, нечетным или без четности и стоп-битами до 2 в инкрементах 1/16. Четырехбайтовые буферы приема и двухбайтовые буферы передачи минимизируют вызовы службы CPU. Широкий спектр возможностей обнаружения ошибок и маскируемых прерываний предоставляется на каждом канале. Можно выбрать режимы полного дуплекса, автоэхо, локального зацикливания и удаленного зацикливания. Поддерживаются многопадовые приложения. Кристалл на 3,6864 МГц управляет генераторами скорости передачи. Каждый канал передачи и приема может быть запрограммирован на разную скорость передачи, или можно выбрать внешний вход тактового сигнала $1 \times$ и $16 \times$. Полная поддержка модема предоставляется с отдельными сигналами запроса на передачу (RTS) и разрешения на передачу (CTS) для каждого канала. Один канал также предоставляет сигналы запроса на обслуживание. Два последовательных порта могут поддерживать скорости 9,8 Мбит/с с системным тактовым сигналом 25 МГц в режиме $1 \times$, 612 кбит/с в режиме $16 \times$ (6,5 Мбит/с и 410 кбит/с при 16,78 МГц).

МОДУЛИ ТАЙМЕРА

Таймеры и счетчики используются в системе для мониторинга прошедшего времени, генерации форм сигналов, измерения сигналов, поддержания часов реального времени, инициирования циклов обновления DRAM, подсчета событий и предоставления "временных слотов", чтобы гарантировать, что ни одна задача не доминирует в активности процессора. Счетчик, который считает тактовые импульсы, делает таймер, который наиболее полезен, когда он вызывает определенные действия в ответ на достижение желаемых подсчетов. MC68340 имеет два идентичных, универсальных, встроенных счетчика/таймера, а также простой таймер в SIM40. Эти универсальные счетчики/таймеры могут использоваться для точно синхронизированных событий без ошибок, к которым подвержены

программные счетчики и таймеры, например, ошибки, вызванные обновлением динамической памяти, кражей циклов DMA и обслуживанием прерываний. Программируемые режимы работы таймера включают захват входа, сравнение выхода, генерацию квадратной волны, генерацию квадратной волны с переменным рабочим циклом, генерацию импульсов с переменной шириной, подсчет событий, измерение периода и измерение ширины импульса. Каждый таймер состоит из 16-битного счетчика обратного отсчета с 8-битным делителем обратного отсчета для составного разрешения 24 бита. Два таймера могут быть внешне каскадированы для максимальной ширины подсчета 48 бит.

9 счетчик/таймер может быть синхронизирован внутренними системными часами, генерируемыми SIM40 ($\div 2$) или внешним входом тактового сигнала. Либо процессор, либо внешние сигналы могут инициировать запуск и остановку счетчика. Когда счетчик достигает заранее определенного значения, может быть выдан внешний выходной сигнал или сгенерировано прерывание для CPU32. Наименьшее разрешение таймера составляет 80 нс при системных часах 25 МГц (125 нс при 16,78 МГц).

POWER CONSUMPTION MANAGEMENT

MC68340 очень эффективен с точки зрения потребления энергии благодаря своей передовой технологии 0,8 мкм HCMOS и статической логической схеме. В результате потребление энергии обычно составляет 500 мВт при полной работе при 16,78 МГц (750 мВт при 25 МГц) — значительно меньше, чем у сопоставимой реализации с дискретными компонентами, которую может заменить MC68340. Для приложений, использующих работу при пониженном напряжении, выбор MC68340V, который требует только 3,3 В источника питания, снижает потребление тока на 40–60% во всех режимах работы (а также снижает шумовые выбросы). MC68340 имеет множество дополнительных методов динамического управления потреблением энергии во время работы. Частота работы может быть снижена под управлением программного обеспечения для уменьшения потребления тока, когда производительность менее критична. Неактивные внутренние периферийные модули могут быть отключены для экономии энергии (по 5–10% каждый). Выполнение специальной инструкции низкого энергопотребления (LPSTOP) отключает активные цепи в CPU и периферийных модулях, останавливая выполнение инструкций. Потребление энергии в этом режиме ожидания снижается до примерно 300 мкВт. Обработка и потребление энергии могут быть возобновлены путем сброса устройства или генерации прерывания, что можно сделать с помощью периодического таймера прерываний SIM40.

PHYSICAL

MC68340 доступен в диапазонах 0–16,78 МГц и 0–25,16 МГц, от 0 °C до +70 °C и от -40 °C до +85 °C, а также с напряжениями питания 5,0 В $\pm$ 5% и 3,3 В $\pm$ 0,3 (сниженные частоты при 3,3 В). Тридцать два вывода питания и заземления минимизируют колебания заземления и обеспечивают правильную изоляцию различных секций чипа, включая генератор тактового сигнала. Для сигналов и питания используется 144 контакта. MC68340 доступен в керамическом корпусе с крыльями (CQFP) с шагом выводов 0,65 мм или в пластиковом массиве с контактами 15 × 15 (PPGA) с шагом 0,1 дюйма.

COMPACT DISC-INTERACTIVE

MC68340 был разработан для удовлетворения потребностей многих рынков, включая компакт-диск интерактивный (CD-I). CD-I — это развивающийся стандарт для издательского носителя, который принесет мультимедиа широкой аудитории — потребителю. Плееры CD-I объединяют телевизионные и стереосистемы в качестве выходных устройств, с интерактивным управлением с помощью устройства, похожего на пульт дистанционного управления телевизором, чтобы предоставить мультимедийный опыт, выбранный из программного обеспечения «названий», содержащегося в сжатом виде на стандартных компакт-дисках. Высокоинтегрированный MC68340 идеально подходит в качестве центрального процессора для плееров CD-I. Он обеспечивает совместимость с кодом микропроцессора M68000 и функции DMA, требуемые спецификацией Green Book CD-I, а также многие другие полезные функции на чипе для очень экономически эффективного решения. Дополнительные требования систем CD-I с полноэкранным видео максимально используют высокую производительность MC68340. MC68340 соответствует стандарту CD-I и был квалифицирован для CD-I. Благодаря работе при низком напряжении MC68340V является единственным практическим выбором для портативных CD-I.

БОЛЬШЕ ИНФОРМАЦИИ

Следующая таблица определяет пакеты, напряжения питания, диапазон температур и рабочие частоты, доступные для MC68340.

MC68340 Пакет/Доступность Частоты

Частота/Вольты Пакет

8 МГц/3.3 В

16 МГц/3.3 В

16 МГц/5 В

25 МГц/5 В

Пластиковая решетка с выводами (RP)

4

4

4

4

Керамический плоский пакет (FE)

4

4

4

4

Температура

0–70 °C/-40–85 °C

0–70 °C

0–70 °C/-40–85 °C

0–70 °C

Документы, перечисленные в следующей таблице, содержат подробную информацию о MC68340. Эти документы можно получить в Центрах распределения литературы по адресам, указанным внизу этой страницы.

Документация	Номер документа
--------------	-----------------

Название документа

BR1114/D M68300 Интегрированная процессорная семья
--

MC68340UM/AD Руководство пользователя MC68340

M68000PM/AD Справочное руководство программиста семейства M68000
--

AN1063/D Контроллер DRAM для MC68340

AN453 Программная реализация SPI на MC68340

BR573/D Краткое описание системы оценки MC68340

BR729/D Источник 68K

BR1407/D Логические схемы и интерфейсы на 3.3 В

Motorola оставляет за собой право вносить изменения без предварительного уведомления в любые продукты, упомянутые здесь. Motorola не дает никаких гарантий, заявлений или обязательств относительно пригодности своих продуктов для какой-либо конкретной цели, и Motorola не несет никакой ответственности, возникающей в результате применения или использования любого продукта или схемы, и конкретно отказывается от любой и всей ответственности, включая, без ограничения, косвенные или случайные убытки. "Типичные" параметры могут и действительно варьируются в различных приложениях.

Все рабочие параметры, включая "Типичные", должны быть подтверждены для каждого клиентского приложения техническими экспертами клиента.

Motorola не передает никаких лицензий по своим патентным правам или правам других.

Продукты Motorola не предназначены, не предназначены и не авторизованы для использования в качестве компонентов в системах, предназначенных для хирургической имплантации в тело, или в других приложениях, предназначенных для поддержки или сохранения жизни, или для любого другого применения, при котором сбой продукта Motorola может создать ситуацию, в которой может произойти личное повреждение или смерть.

